

数字电路与逻辑设计



[数字电路与逻辑设计_下载链接1](#)

著者:张申科

出版者:同济大学出版社

出版时间:1999-1

装帧:平装

isbn:9787560819983

内容提要

本书简明、系统地介绍了数制和码制、逻辑代数基础、门电路、组合逻辑电路、触发器、时序逻辑电路、可编程逻辑器件PLD、脉冲波形的产生与变换等内容。本书可供电子信息类专业的本科生使用；亦可供从事计算机、自动化以及电子信息学科方面的生产、科研等有关人员参考。

作者介绍:

目录: 目录
第一章 数制和码制
1.1数制
1.1.1十进制

- 1.1.2二进制
- 1.1.3八进制
- 1.1.4十六进制
- 1.1.5二进制与十进制之间的相互转换

1.2码制

- 1.2.1带符号的二进制数的代码
- 1.2.2十进制数的常用代码
- 1.2.3格雷码
- 1.2.4字符编码

习题

第二章 逻辑代数基础

2.1逻辑变量和基本的逻辑运算

- 2.1.1逻辑变量
- 2.1.2基本的逻辑运算
- 2.1.3逻辑函数

2.2逻辑代数的基本公式

- 2.2.1逻辑代数的基本定律
- 2.2.2逻辑代数的基本定理

2.3逻辑函数的化简

- 2.3.1逻辑函数的公式化简法
- 2.3.2逻辑函数的图形化简法
- 2.3.3逻辑函数的表格化简法
- 2.3.4 具有无关项的逻辑函数的化简

习题

第三章 门电路

3.1概述

3.2半导体二极管、三极管和场效应管的开关特性

- 3.2.1半导体二极管的开关特性
- 3.2.2半导体三极管的开关特性
- 3.2.3场效应管的开关特性

3.3分立元件门电路

- 3.3.1二极管与门电路
- 3.3.2二极管或门电路
- 3.3.3非门电路

3.4集成电路门电路

- 3.4.1DTL门电路
- 3.4.2TTL门电路
- 3.4.3TTL集电极开路的门电路和三态输出门电路
- 3.4.4各种TTL系列的主要性能参数和使用方法
- 3.4.5CMOS门电路

习题

第四章 组合逻辑电路

4.1组合逻辑电路的分析方法

- 4.1.1组合逻辑电路及其特点
- 4.1.2组合逻辑电路分析的任务和步骤

4.2组合逻辑电路的设计

- 4.2.1组合逻辑电路设计的任务和步骤
- 4.2.2不含无关项的组合逻辑电路的设计
- 4.2.3含有无关项的组合逻辑电路的设计
- 4.2.4有多个输出变量的组合逻辑电路的设计

4.3半加器和全加器

- 4.3.1半加器
- 4.3.2全加器

4.4编码器

- 4.4.1 二进制编码器
- 4.4.2 十进制编码器
- 4.4.3 奇偶检测电路
- 4.5 译码器
 - 4.5.1 二进制译码器
 - 4.5.2 数码显示器和译码驱动电路
- 4.6 数据选择器和数据分配器
 - 4.6.1 数据选择器
 - 4.6.2 数据分配器
- 4.7 数值比较器
 - 4.7.1 数值比较器的功能
 - 4.7.2 数值比较器的使用方法
- 习题
- 第五章 触发器
 - 5.1 基本触发器
 - 5.1.1 由或非门组成的基本RS触发器
 - 5.1.2 由与非门组成的基本RS触发器
 - 5.2 同步触发器的逻辑功能
 - 5.2.1 同步RS触发器
 - 5.2.2 同步D触发器
 - 5.2.3 同步JK触发器
 - 5.2.4 同步T触发器和同步T'触发器
 - 5.3 触发器时钟脉冲的触发方式
 - 5.3.1 时钟脉冲的电平触发方式
 - 5.3.2 时钟脉冲的边沿触发方式
 - 5.4 触发器使用中需注意的问题
 - 5.4.1 触发器的清除输入端和预置输入端
 - 5.4.2 触发器的时间参数
- 习题
- 第六章 时序逻辑电路
 - 6.1 同步时序逻辑电路的分析和设计
 - 6.1.1 同步时序逻辑电路的分析
 - 6.1.2 同步时序逻辑电路的设计
 - 6.2 异步时序逻辑电路的分析和设计
 - 6.2.1 脉冲异步电路的分析和设计
 - 6.2.2 电位异步电路的分析和设计
 - 6.3 计数器
 - 6.3.1 异步计数器
 - 6.3.2 同步计数器
 - 6.3.3 集成计数器及其应用
 - 6.4 寄存器和移位寄存器
 - 6.4.1 寄存器
 - 6.4.2 移位寄存器
 - 6.4.3 集成化的移位寄存器
 - 6.4.4 MOS动态移位寄存器
 - 6.5 读/写存储器 (RAM) 简介
 - 6.5.1 RAM的组成及工作原理
 - 6.5.2 RAM的存储单元
 - 6.5.3 静态RAM6116简介
- 习题
- 第七章 可编程逻辑器件PLD
 - 7.1 概述
 - 7.2 可编程只读存储器 (PROM)
 - 7.2.1 固定ROM

- 7.2.2可编程ROM
- 7.2.3可擦可编程ROM
- 7.3可编程逻辑阵列 (PLA)
- 7.4可编程阵列逻辑 (PAL)
 - 7.4.1PAL的基本结构
 - 7.4.2PAL的输出结构
 - 7.4.3PAL型号
- 7.5通用阵列逻辑 (GAL)
 - 7.5.1GAL的结构和原理
 - 7.5.2以L的特点
- 7.6高密度可编程逻辑器件 (HDPLD)
 - 7.6.1阵列型HDPLD
 - 7.6.2LatticePLSI/ispLS11106简介
 - 7.6.3FPGA的原理和特点
- 7.7PLD开发过程简介
- 习题
- 第八章 脉冲波形的产生与变换
 - 8.1555定时器
 - 8.1.1555定时器的电路结构
 - 8.1.2555定时器的功能
 - 8.2施密特触发器
 - 8.2.1由555定时器组成的施密特触发器
 - 8.2.2由MOS门组成的施密特触发器
 - 8.2.3施密特触发器的应用
 - 8.3单稳态触发器
 - 8.3.1由555定时器组成的单稳态触发器
 - 8.3.2集成单稳态触发器
 - 8.3.3单稳态触发器的应用
 - 8.4多谐振荡器
 - 8.4.1由555定时器组成的多谐振荡器
 - 8.4.2由两个集成单稳态触发器组成的多谐振荡器
 - 8.4.3石英晶体多谐振荡器
- 习题
- 参考文献
 - • • • • (收起)

[数字电路与逻辑设计_下载链接1](#)

标签

评论

[数字电路与逻辑设计_下载链接1](#)

书评

[数字电路与逻辑设计_下载链接1](#)