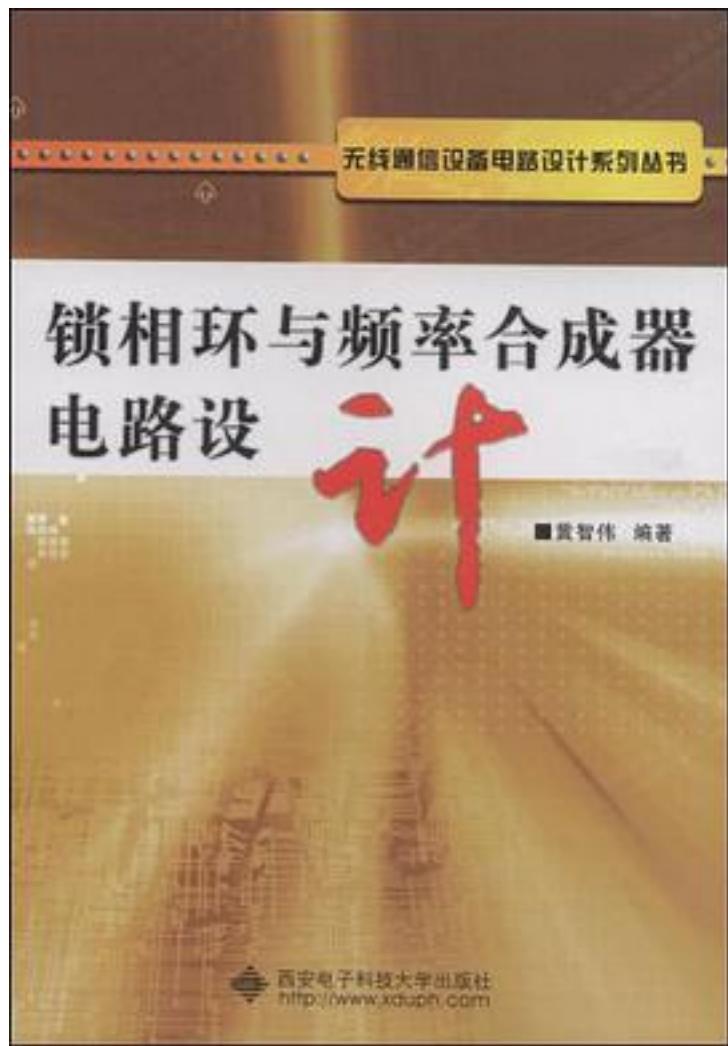


# 锁相环与频率合成器电路设计



[锁相环与频率合成器电路设计\\_下载链接1](#)

著者:黄智伟

出版者:西安电子科大

出版时间:2008-10

装帧:

isbn:9787560620374

《锁相环与频率合成器电路设计》共7章，介绍了锁相环与频率合成器电路的分析方法、电路结构、工作原理等相关知识，以及采用锁相环与频率合成器集成电路构成的锁相环(PLL)、压控振荡器(VCO)、前置分频器、直接数字频率合成器(DDS)和时钟发生器电路实例的主要技术性能、引脚端封装形式、内部结构、工作原理、电原理图、印制电路板图和元器件参数等内容，频率范围从零至几吉赫兹，其电原理图、印制电路板图和元器件参数等可以直接在工程设计中应用。

《锁相环与频率合成器电路设计》突出了“先进性、工程性、实用性”的特点，可以作为从事无线通信、移动通信、无线数据采集与传输系统、无线遥控和遥测系统、无线网络、无线安全防范系统等应用研究的工程技术人员的参考书或工具书，也可以作为高等院校通信、电子等相关专业本科生和研究生的专业教材或教学参考书。

作者介绍:

目录: 第1章 锁相环与频率合成器电路基础  
    1.1 频率合成的基本方法和指标 1.1.1 频率合成的基本方法 1.1.2 频率合成器的主要技术指标 1.2 锁相环路(PLL)电路基础 1.2.1 锁相环路的基本结构与工作原理 1.2.2 数字锁相式频率合成器的基本结构与工作原理 1.2.3 全数字锁相环的基本结构与工作原理 1.3 直接数字式频率合成器(DDS)基础 1.3.1 DDS的结构与工作原理 1.3.2 DDS的技术特点 1.3.3 DDS的输出信号频谱特性 1.3.4 DDS的调制特性 1.4 频率合成器电路结构 1.4.1 单环数字锁相式频率合成器电路 1.4.2 前置分频型单环数字锁相式频率合成器电路 1.4.3 下变频型单环数字锁相式频率合成器电路 1.4.4 变模前置分频型数字锁相式频率合成器电路 1.4.5 小数分频型数字锁相式频率合成器电路 1.4.6 多环数字锁相式频率合成器电路 1.4.7 环外插入混频器的DDS+PLL频率合成器电路 1.4.8 环内插入混频器的DDS+PLL频率合成器电路 1.4.9 DDS激励PLL的频率合成器电路  
第2章 正弦波振荡器电路基础  
第3章 PLL频率合成器电路设计  
第4章 压控振荡器(VCO)电路设计  
第5章 前置分频器电路设计  
第6章 DDS(直接数字频率合成器)电路设计  
第7章 时钟发生器电路设计  
参考文献  
· · · · · (收起)

[锁相环与频率合成器电路设计\\_下载链接1](#)

标签

ufu

评论

[锁相环与频率合成器电路设计\\_下载链接1](#)

书评

[锁相环与频率合成器电路设计\\_下载链接1](#)