

入门Verilog HDL記述



[入门Verilog HDL記述 下载链接1](#)

著者:小林優

出版者:CQ出版

出版时间:2004/05

装帧:普通

isbn:9784789833981

内容（「BOOK」データベースより）

Verilog

HDLやVHDLによる設計はもはや日常となり、HDLに代わると言われるC言語ベースの設計例も報告されるようになってきました。本書の初版もVerilog HDLによる設計のための入門書として多くの読者に支持されてきました。本書の内容は、Verilog

HDLによる設計のれい明期に著者が会得した内容を整理し、1冊にまとめたものです。著者の主な業務が、設計から(広義の)コンサルティングに変わり、多くの設計事例や記述例を見るに至り、本書の内容にひとりよがりで思い込みの部分が少なからず目に付いてきました。そこで、半導体理工学研究センター(STARC)が策定した「設計スタイルガイド」に準拠して、本書の記述例や解説を見直しました。

内容（「MARC」データベースより）

Verilog

HDLによる設計のための入門書。設計のれい明期に著者が会得した内容を整理したものの。半導体理工学研究センターが策定した「設計スタイルガイド」に準拠して記述例や解説を見直した、96年刊の改訂。

作者紹介:

目录:

[入門Verilog HDL記述 下载链接1](#)

标签

Verilog

程序设计

日文书

2009

评论

去年看的福岛课长的书。

[入門Verilog HDL記述 下载链接1](#)

书评

[入門Verilog HDL記述 下载链接1](#)