

EDA技术与Verilog HDL



[EDA技术与Verilog HDL_下载链接1_](#)

著者:潘松//黄继业//陈龙

出版者:清华大学

出版时间:2010-4

装帧:

isbn:9787302222705

《EDA技术与Verilog

HDL》根据课堂教学和实验操作的要求，以提高实际工程设计能力为目的，深入浅出地对EDA技术、Verilog HDL硬件描述语言、FPGA开发应用及相关知识做了系统和完整的介绍，使读者通过《EDA技术与Verilog HDL》的学习并完成推荐的实验，能初步了解和掌握EDA的基本内容及实用技术。

全书包括4部分：第一部分介绍EDA的基本知识、常用EDA工具的使用方法和目标器件的结构原理；第二部分以向导的形式和实例为主的方法介绍多种不同的设计输入方法；第三部分介绍Verilog的设计优化；第四部分详述基于EDA技术的典型设计项目。各章都安排了习题和针对性较强的实验与设计。书中列举的大部分Verilog设计实例和实验示例实现的EDA工具平台是Quartus II 9.X，硬件平台是Cyclone III系列FPGA，并在EDA实验系统上通过了硬件测试。

《EDA技术与Verilog HDL》对于EDA技术和硬件描述语言的介绍具有系统性、完整性和相对独立性，故其定位既是EDA课程的课本，也是面向对应专业就业和深造而必需的EDA技术速成教程。

《EDA技术与Verilog HDL》可作为高等院校电子工程、通信、工业自动化、计算机应用技术、电子对抗、仪器仪表、数字信号或图像处理等专业的本科生或研究生的电子设计、EDA技术课程和Verilog硬件描述语言的教材及实验指导书，同时也可作为相关专业技术人员的自学参考书。

《EDA技术与Verilog HDL》提供相关的重要资料，包括授课课件、实验指导课件、实验示例源文件和设计，读者可以通过清华大学出版社网站下载或作者的网站索取。

作者介绍:

目录: 第1章 概述 1.1 EDA技术及其发展 1.2 EDA技术实现的目标 1.3 硬件描述语言Verilog HDL 1.4 其他常用硬件描述语言 1.5 HDL综合 1.6 基于HDL的自顶向下设计方法 1.7 EDA技术的优势 1.8 EDA的发展趋势 习题第2章 EDA设计流程及其工具 2.1 FPGA/CPLD开发流程 2.1.1 设计输入（原理图/HDL文本编辑） 2.1.2 综合 2.1.3 适配 2.1.4 时序仿真与功能仿真 2.1.5 编程下载 2.1.6 硬件测试 2.2 ASIC及其设计流程 2.2.1 ASIC设计方法简介 2.2.2 一般ASIC设计的流程 2.3 常用EDA工具 2.3.1 设计输入编辑器 2.3.2 HDL综合器 2.3.3 仿真器 2.3.4 适配器 2.3.5 下载器 2.4 Quartus II 简介 2.5 IP核简介 习题第3章 FPGA/CPLD结构与应用第4章 Verilog HDL设计初步第5章 Quartus II 应用初步第6章 Verilog HDL设计进阶第7章 宏功能模块与IP应用第8章 Verilog有限状态机设计第9章 Verilog HDL基本要素与语句第10章 系统优化、时序分析和Synplify应用第11章 Verilog仿真验证第12章 SOPC技术附录A EDA开发系统相关软硬件简介参考文献
· · · · · (收起)

[EDA技术与Verilog HDL 下载链接1](#)

标签

电子电路

评论

[EDA技术与Verilog HDL_下载链接1](#)

书评

[EDA技术与Verilog HDL_下载链接1](#)